# Power Delay Profile 입력 길이에 따른 딥러닝 기반 PRACH 전력 검출 성능 분석

박규희, 김빛나, 김주엽*
숙명여자대학교
voxo@sookmyung.ac.kr, bn7952@sookmyung.ac.kr, *jykim@sookmyung.ac.kr

# Performance Evaluation of Deep Learning Based PRACH Energy Detection via Input Length of Power Delay Profile

Kyuhee Bak, Bitna Kim, Juyeop Kim*
Sookmyung Women's Univ.

요 약

본 논문은 5G에서의 Power Delay Profile (PDP) 입력 길이에 따른 딥러닝 기계학습 기법을 적용한 PRACH 전력 검출 성능을 분석한다. 그 결과 input feature의 크기가 PDP peak를 포함하지 않는다면 상대적으로 높은 SNR 환경에서도 검출 성능이 떨어지는 것을 확인할 수 있다. 또한 PDP peak를 충분히 포함한다면 input feauture의 크기가 증가하더라도 검출 성능에 큰 차이가 없는 것을 알 수 있다. input feature의 크기가 증가할수록 계산 복잡도 또한 증가하기 때문에, PDP peak를 포함하는 최대한 작은 input feature의 크기를 설정해야 딥러닝 모델의 검출 성능을 최적화할 수 있다.

## Ⅰ. 서 론

최근 5세대 이동통신 무선 액세스 기술은 더 높은 전송 속도와 안정성, 낮은 전력 사용량과 지연 시간을 갖도록 설계되었다. 이러한 특성은 Enhanced Mobile Broadband (eMMB), Ultra-Reliable and Low Latency Commun ications (URLLC) and Massive Machine-Type Comm unications (mMTC)의 요구사항을 충족하는 데에 필수적이다.[1]

5G에서의 상향 링크 통신을 위해 사전적으로 수행되어야 할 동기화는 Physical Random Access CHannel (PRACH) 전송을 통한 random access 과정을 통해 이루어진다. 4G에서와 유사하게, gNodeB (gNB)가 PRACH를 통해 수신한 preamble과 Zadoff-Chu sequence 간 correlation을 통해 구한 Power Delay Profile(PDP)을 비교하여 Timing Advance(TA)를 구한다.[2] 그러나 5G에서는 더욱 낮은 Signal to Noise Ratio (SNR)에서의 검출을 요구하기 때문에 더욱 향상된 PRACH 검출 알고리즘이 필요하다. 이를 만족하기 위해 기계학습 기반의 PRACH 검출 알고리즘 개선에 대한 시도가 이루어지고 있다.[3] 본 논문에서는 실험을 통해 딥러닝 기법이 적용된 PRACH 전력 검출 알고리즘에서 input feature의 길이와 PRACH 전력 검출 성능의 상관 관계를 확인한다.

## Ⅱ. 본론

### 1.시스템모델

본 논문에서는 PRACH 전력 검출 성능을 극대화할 수 있는 input feature 길이를 실험을 통해 알아본다.

5G frame structure에서 1 frame은 10개의 subframe으로 이루어진다. 1 subframe당 slot의 개수는 numerology의 값에 따라 달라지며, 1 slot은 14 symbol, extended cp의 경우는 12 symbol로 구성된다. gNB가 수신한 $T_{seq}$ 길이의 신호 r[n]은 CP를 제거한 후 Zadoff-Chu root sequence와 식 (1)과 같이 correlation된다. 이 때 PDP는 식 (2)와 같다.[4]

$$z_k[l] = \sum_{n=0}^{T_{seq}-1} r[n]\overline{s_k}^*[(n+l) \bmod T_{seq}] \quad (1)$$

$$PDP_k[l] = |z_k[l]|^2 \quad (2)$$

실험에서 preamble의 TA는 cyclic prefix(CP)의 절반인 36 symbol이 되도록 송신한다. 여기서 딥러닝의 input feature는 도출된 PDP의 입력 길이이며 딥러닝 입력 계층의 노드 수와 동일하게 설정된다. 수신된 preamble은 위의 과정을 거쳐 첫 번째 symbol부터 input feature의 크기만큼 딥러닝 모델에 입력된다. 딥러닝 모델이 학습을 마친 후 수렴되면 수신한 preamble을 4000번 검출하여 검출 성능을 실험하도록 설정한다. 실험에 사용한 딥러닝 모델은 1개의 은닉 계층을 갖는 3계층 모델이다. 출력 계층은 preamble의 유무를 판별하는 두 개의 노드, 은닉 계층은 10개의 노드, 입력 계층은 input feature의 크기만큼 노드를 갖도록 설정한다.

### 2. 실험을 통한 검출 성능 분석

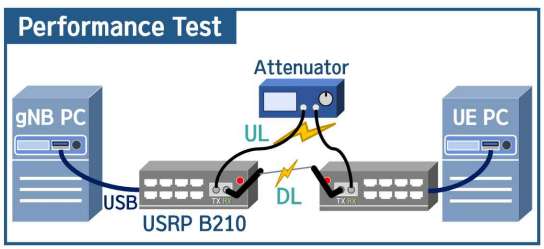


그림 1. 성능 검증을 위한 실험 환경

실험을 통하여 검출 성능을 분석하기 위해, 그림 1과 같이 실험 환경을 구성하였다. USRP를 Linux PC와 연결하여 각각 gNB와 UE로 이용한다. downlink는 무선으로, uplink는 attenuator와 함께 유선으로 연결하였다. 이후 기계학습 알고리즘의 input feature의 크기를 42에서 32로 2씩 줄이며 검출 성능에 변화가 있는지 실험을 통해 관찰한다.

실험 결과 feature의 크기가 일정 수준 이하로 감소하자 높은 SNR 환경

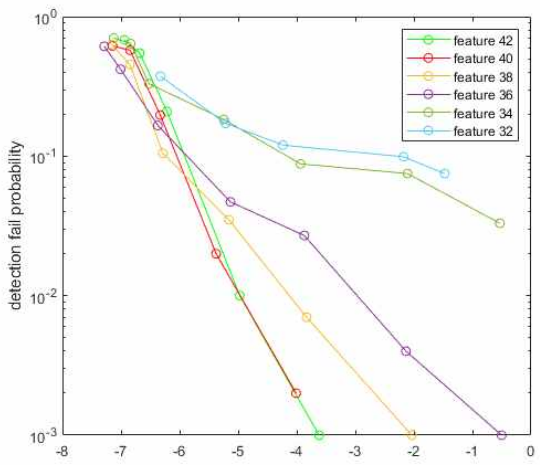


그림 2. input feature에 따른 detection fail probability

에서도 detection probability가 점차 감소하는 것을 확인할 수 있다. 그림 1에서 feature가 34와 36일 때의 검출 성능이 큰 차이를 보인다. 이는 통상적으로 36 시점에서 peak의 고점이 형성되기 때문이다. (보통 단말이 downlink 동기를 충분히 맞춘 상태에서 PRACH를 전송하기 때문에 특정 시점에서 power의 고점이 발견될 확률이 높다.) PDP의 peak값이 36에서 형성되어 peak의 일부분만을 포함하기 때문에 feature 34 이하로는 검출 성능이 크게 떨어지는 것을 확인할 수 있다.

또한 feature 40 이상으로는 검출 성능에 큰 향상이 이루어지지 않는 것을 볼 수 있다. 이는 input feature의 크기가 PDP peak를 포함한다면 input feature의 크기가 증가하더라도 검출 성능에 큰 영향을 미치지 않는 것으로 볼 수 있다.

위의 실험 결과를 종합할 때, 최적의 preamble 검출을 위해서는 received signal의 PDP peak 값을 온전히 포함하여 딥러닝의 입력으로 넣을 수 있도록 sample의 범위를 조정해야 한다. PDP peak의 일부분이 포함되지 않더라도 preamble 검출은 가능하나, 비교적 높은 SNR 환경에서도 검출 정확성이 점차 감소하는 것을 그래프에서 확인할 수 있다.

### 3. Input feature에 따른 계산 복잡도

F개의 입력 노드를 갖는 입력 계층, N개의 노드를 갖는 n개의 은닉 계층, preamble의 유무를 판별하는 2개의 노드를 갖는 출력 계층으로 이루어진 딥러닝 모델의 1 iteration 당 계산 복잡도(총 곱셈 연산 횟수)는 식 (3)과 같다.

$$2(NF+N^2(n-1)+2N) \quad (3)$$

위 식에 따르면 다른 변수들의 크기가 주어져 있을 때, F의 크기가 감소할수록 계산 복잡도가 줄어드는 것을 알 수 있다. 본 논문에서 실험한 딥러닝 모델은 F = input feature, N = 10, n = 1이며 input feature 크기에 따른 계산 복잡도는 표 1과 같다.

| input feature | 42 | 40 | 38 | 36 | 34 | 32 |
|---|---|---|---|---|---|---|
| 계산 복잡도 | 880 | 840 | 800 | 760 | 720 | 680 |
| 계산 복잡도 감소율 (%) | 0 | 4.55 | 9.09 | 13.64 | 18.18 | 22.73 |

표 1 . input feature에 따른 계산 복잡도 감소율

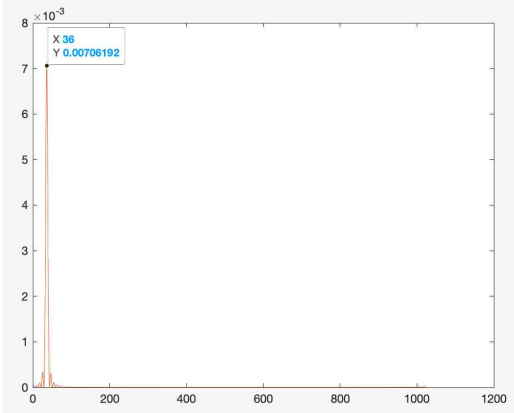


그림 3. 도출되는 PDP의 예시

이를 통해 input feature를 줄임으로써 딥러닝 training 과정의 복잡도를 유의미하게 줄일 수 있다는 것을 확인할 수 있다.

## Ⅲ. 결론

본 논문에서 딥러닝을 기반으로 한 PRACH 전력 검출에 대하여 input feature의 크기가 PDP의 peak를 포함하지 않을 정도로 줄어든다면 높은 SNR 환경에서도 검출 성능이 줄어드는 것을 실험을 통해 확인할 수 있다. 그러나 input feature의 값이 커질수록 계산 복잡도 또한 증가하는 양상을 보인다. 따라서 PDP peak값을 포함하는 한에서 input feature 크기를 작게 설정해야 계산 복잡도와 검출 성능을 최적화할 수 있다.

## ACKNOWLEDGMENT

이 논문은 2023년도 정부(과학기술정보통신부)의 재원으로 정보통신기획평가원의 지원을 받아 수행된 연구임 (No. 2021-0-00165, 5G+ 지능형 기지국 소프트웨어 모뎀 개발)

## 참 고 문 헌

[1] A. Omri, M. Shaqfeh, A. Ali and H. Alnuweiri, "Synchronization Procedure in 5G NR Systems," in IEEE Access, vol. 7, pp. 41286-41295, 2019

[2] Linsalata, Francesco & Magarini, Maurizio & Ferrari, Riccardo. "Characterization of error events and design of a robust receiver for PRACH detection," Physical Communication, 41(4):101092, 2020

[3] Naresh Modina, Riccardo Ferrari, Maurizio Magarini, "A machine learning-based design of PRACH receiver in 5G," Procedia Computer Science, vol 151, pp. 1100-1107, 2019

[4] R. -A. Pitaval, B. M. Popović, P. Wang and F. Berggren, "Overcoming 5G PRACH Capacity Shortfall: Supersets of Zadoff - Chu Sequences With Low-Correlation Zone," in IEEE Transactions on Communications, vol. 68, no. 9, pp. 5673-5688, 2020